

상세규격서

구분	품명	단위	수량	비고
1	ARTY A7 개발보드 및 Verilog 코드	set	2	
2	XDS560V2 디버깅 보드	set	1	
3	TMDSEVM6657LS 개발보드 및 DSP코드	set	1	
4	영상 전송용 고속 무선통신 Telit EVK2 보드 및 구동 소프트웨어	set	1	
	- 상기 보드에는 소스 코드 및 소프트웨어가 포함됨			

상세내역

1. 주요규격

1-1. ARTY A7 개발보드 및 Verilog 코드

	Arty A7-35T	Arty A7-100T
FPGA part	XC7A35TICSG324-1L	XC7A100TCSG324-1
Logic Cells	33,280	101,440
DSP Slices	90	240
Memory (Kbits)	1,800	4,860
GTP 6.6GB/s Transceivers	4	8
I/O Slices	250	300

- FPGA Features
 - Internal clock speeds exceeding 450MHz
 - On-chip analog-to-digital converter (XADC)
 - Programmable over JTAG and Quad-SPI Flash
- System Features
 - 256MB DDR3L with a 16-bit bus @ 667MHz
 - 16MB Quad-SPI Flash
 - USB-JTAG Programming circuitry (Micro B USB cable NOT included)
 - Powered from USB or any 7V-15V source
- System Connectivity
 - 10/100 Mbps Ethernet
 - USB-UART Bridge
- Interaction and Sensory Devices
 - 4 Switches
 - 4 Buttons
 - 1 Reset Button
 - 4 LEDs
 - 4 RGB LEDs
- Expansion Connectors
 - 4 Pmod connectors
 - Arduino/chipKIT Shield connector
- Product Compliance
 - HTC: 8471500150
 - ECCN: EAR99

1-2. XDS560V2 디버깅 보드

- USB, Ethernet (PoE) or external power supply
- (10) Multi-color LED indicators for state and activity
- Auto -compensating calibration for edge jitter, channel skew and duty cycle
- 1-4 pin System trace with 128 MByte buffer
- Range from 1.2 to 4.1 volts auto-sensing target voltage
- Adaptive receiver for setup/hold times up to 1.5ns
- 10/100Mb Ethernet (LAN) host interface
- Auto-adaptive test clock (TCK) up to 50MHz
- High-speed USB 2.0 (480Mb/s) host interface
- Supports IEEE 1149.1 and IEEE 1149.7
- 100MHz Export clock, compliant to MIPI STP
- RoHS compliant

1-3. TMDSEVM6657LS 개발보드 및 DSP코드

- One (C6655) or Two (C6657) TMS320C66x™DSP Core Subsystems (CorePacs), Each With
 - 850 MHz (C6657 only), 1.0 GHz, or 1.25 GHz C66x Fixed- and Floating-Point CPU Core
 - 40 GMAC per Core for Fixed Point @ 1.25GHz
 - 20 GFLOP per Core for Floating Point @1.25 GHz
- Multicore Shared Memory Controller (MSMC)
 - 1024KB MSM SRAM Memory(Shared by Two DSP C66x CorePacs for C6657)
 - Memory Protection Unit for Both MSM SRAM and DDR3_EMIF
- Multicore Navigator
 - 8192 Multipurpose Hardware Queues with Queue Manager
 - Packet-Based DMA for Zero-Overhead Transfers
- Hardware Accelerators
 - Two Viterbi Coprocessors
 - One Turbo Coprocessor Decoder
- Peripherals
 - Four Lanes of SRIO 2.1
 - 1.24, 2.5, 3.125, and 5 GBaud Operation Supported Per Lane
 - Supports Direct I/O, Message Passing
 - Supports Four 1×, Two 2×, One 4×, and Two 1× + One 2× Link Configurations
 - PCIe Gen2- Single Port Supporting 1 or 2 Lane
 - Supports up to 5 GBaud Per Lane

1-4. 영상 전송용 고속 무선통신 Telit EVK2 보드 및 구동 소프트웨어

- Develop and test applications based on current and future Telit GSM | GPRS, UMTS|HSPA, CDMA 1x/EV-DO, LTE, CatM and NB-IoT module families via AT commands through serial ports
- Program and/or update any Telit module
- Debug and/or Improve applications based on Telit modules
- Implement simple applications (stand alone function) by executing scripts with a Python interpreter-equipped module without the need for an external microprocessor
- Develop a first-pass proof-of-concept device for a new application without the need to an external microprocessor
- RESET & power ON button
- Battery charger control From Telit module
- OV protection on all input DC lines
- Reverse polarity protection on all input DC lines
- 2 LED indicators
- SIM card holder
- Automatic mute control

2. 기타사항

가. 설치위치 : 경북 구미시 구미대로 350-27 웨어러블스마트디바이스상용화지원센터

나. 설치개요 : 규격서의 조건에 맞는 제품 납품

다. 납품기한 : 계약일로부터 4주 이내

라. 계약의 이행

- 1) 본 규격서에 대한 주계약자(이하 “계약자” 라 한다)와 발주기관 간의 해석상 이견은 발주기관의 해석에 따라야 하며, 본 규격서에 특별히 명시되지 않은 사항은 정부계약법 등의 규정과 일반 관례에 따른다.
- 2) 발주기관은 계약내용 전부에 대한 권리를 행사할 수 있으며 계약자는 이에 대하여 전적으로 동의해야 한다.
- 3) 본 규격서에 명시된 모든 조항은 본 사업의 원활한 추진에 필요한 최소한의 사항만을 규정하였으므로 상세히 기술하지 않았거나 누락된 사항에 대해서도 정상운영 및 서비스에 문제가 발생되지 않도록 계약자는 사전 조치를 취하여야 한다.
- 4) 본 규격서에서 요구하는 성능 및 특성에 대해 계약자의 오인 또는 누락된 상태로 계약 체결되어, 계약 후 이를 보완하기 위한 설계 변경, 물품 등을 추가해야 할 경우 계약자 부담으로 시행한다.
- 5) 계약자는 공급하는 제품의 성능, 품질 등에 대한 최종적인 책임을 진다.

마. 기타 문의사항 : 정용안 선임연구원(tel: 054-460-9067)